



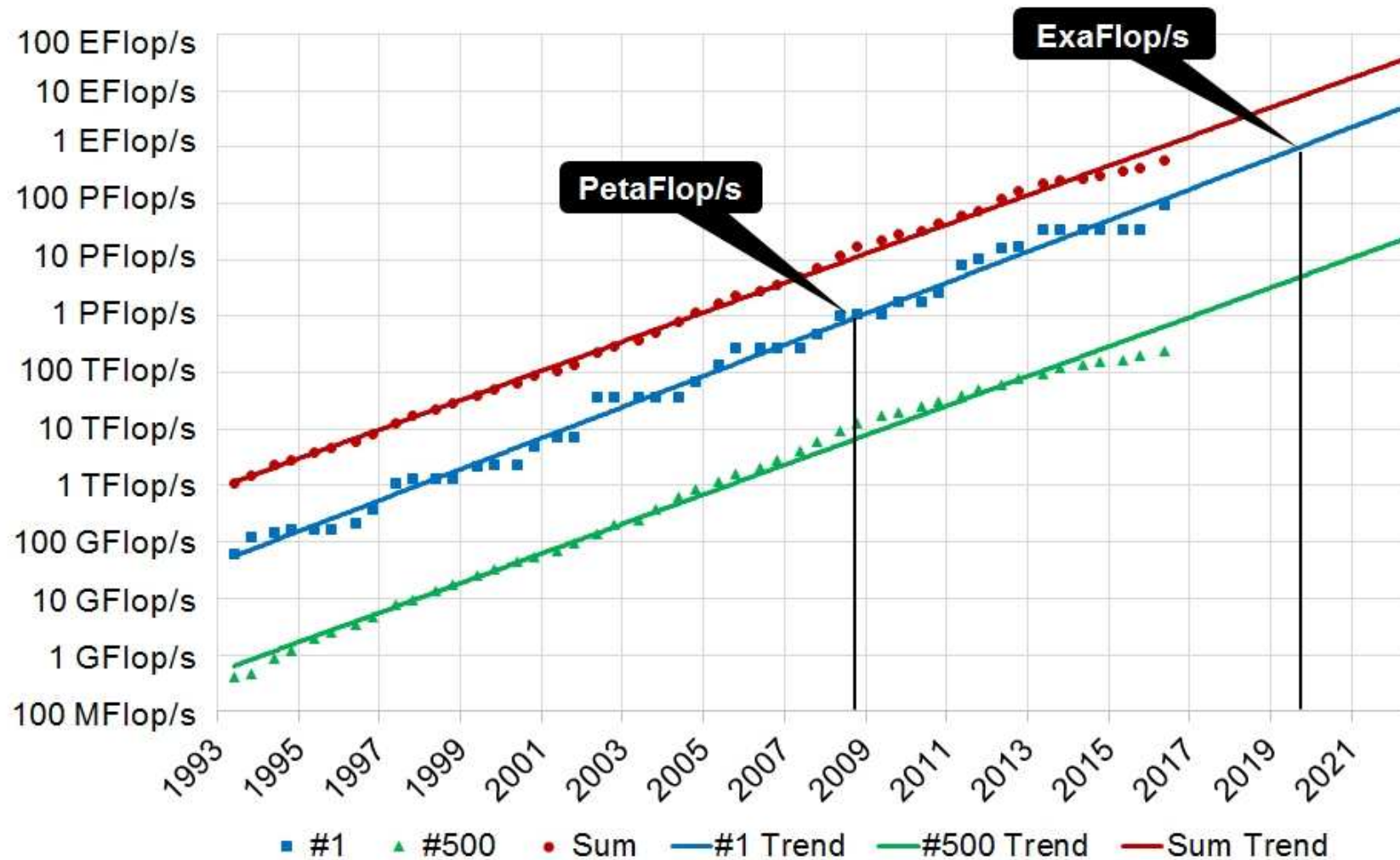
Herausforderungen und zukünftige Entwicklungen im Hochleistungsrechnen

Matthias S. Müller

Agenda

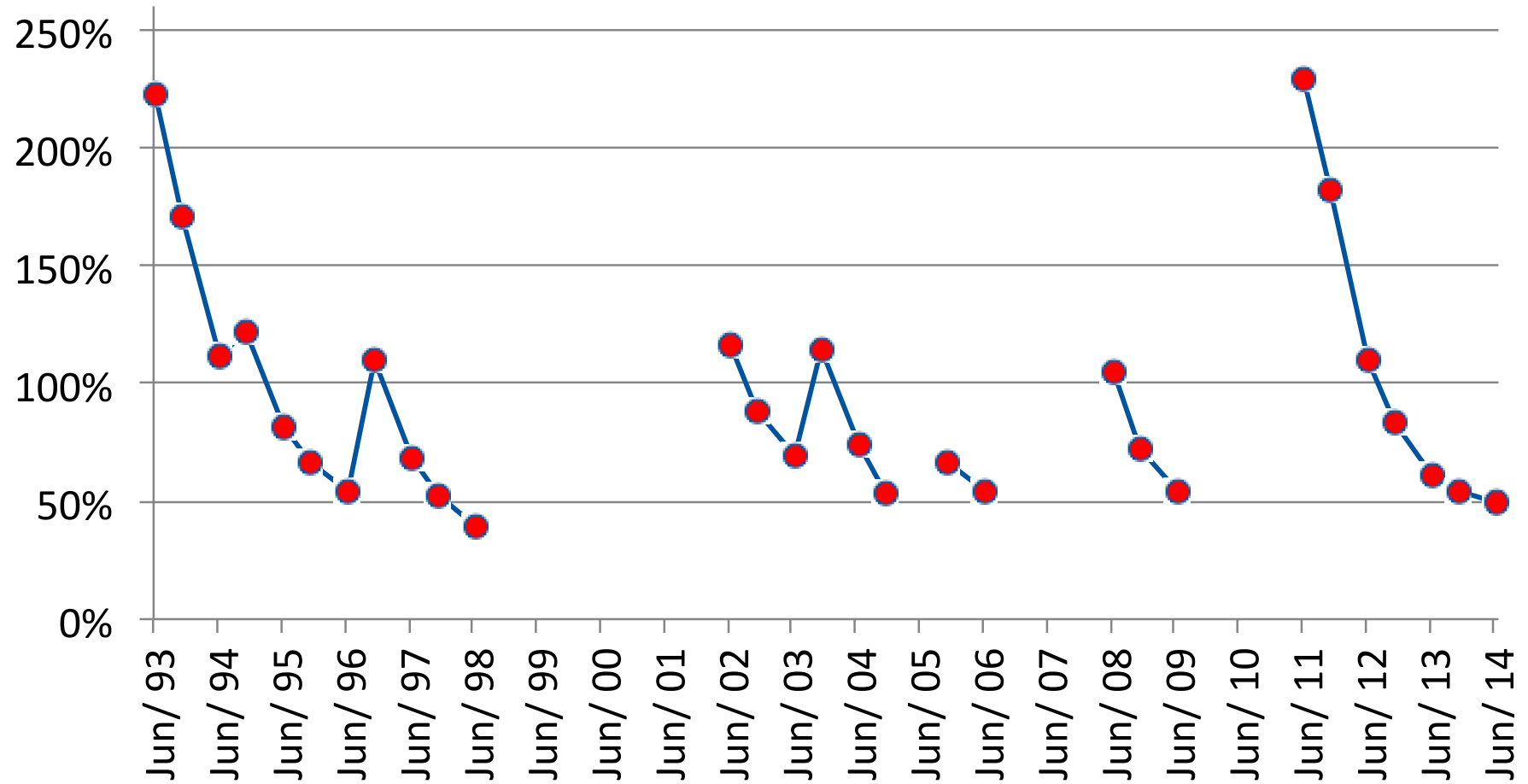
- Technologische Entwicklungen und ihre Auswirkungen
- Strategien zur Lösungsfindung

Viel Raum für Missverständnisse: TOP500



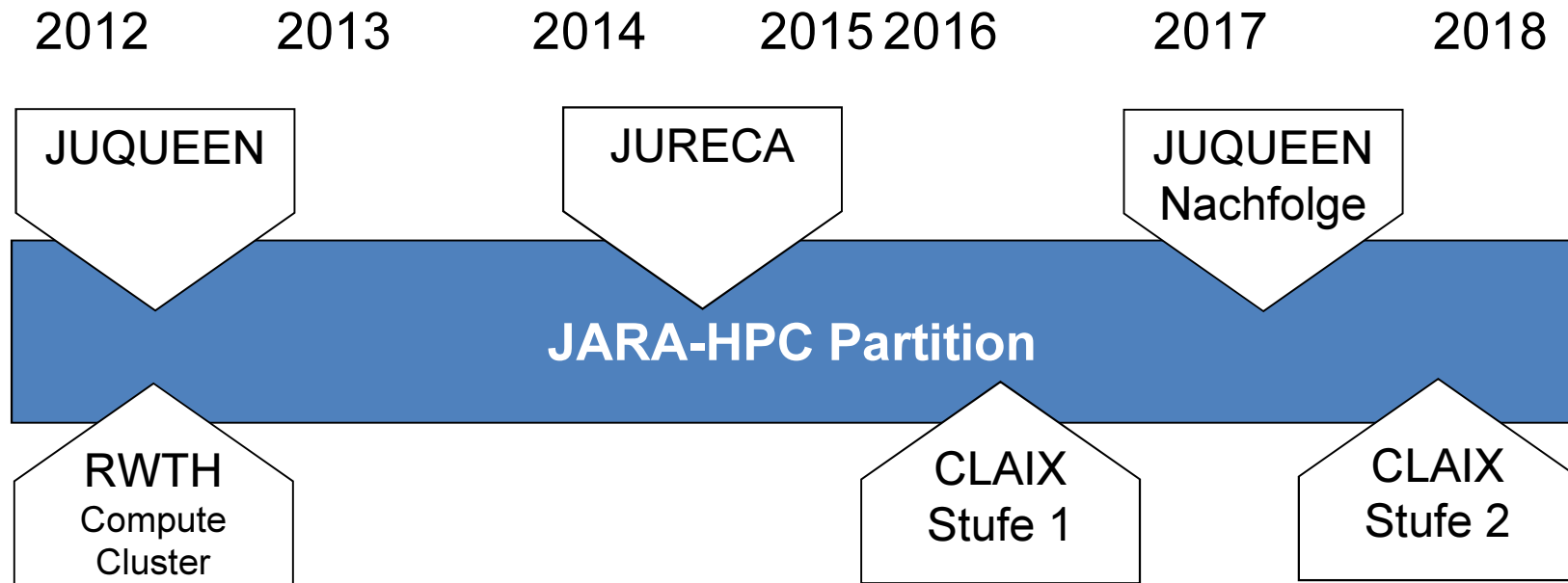
Source: Top500 06/2016

Verhältnis der Performance des RWTH-Systems zum Mittelwert aller Top500-Systeme



Installations over Time

Interleaved Procurements

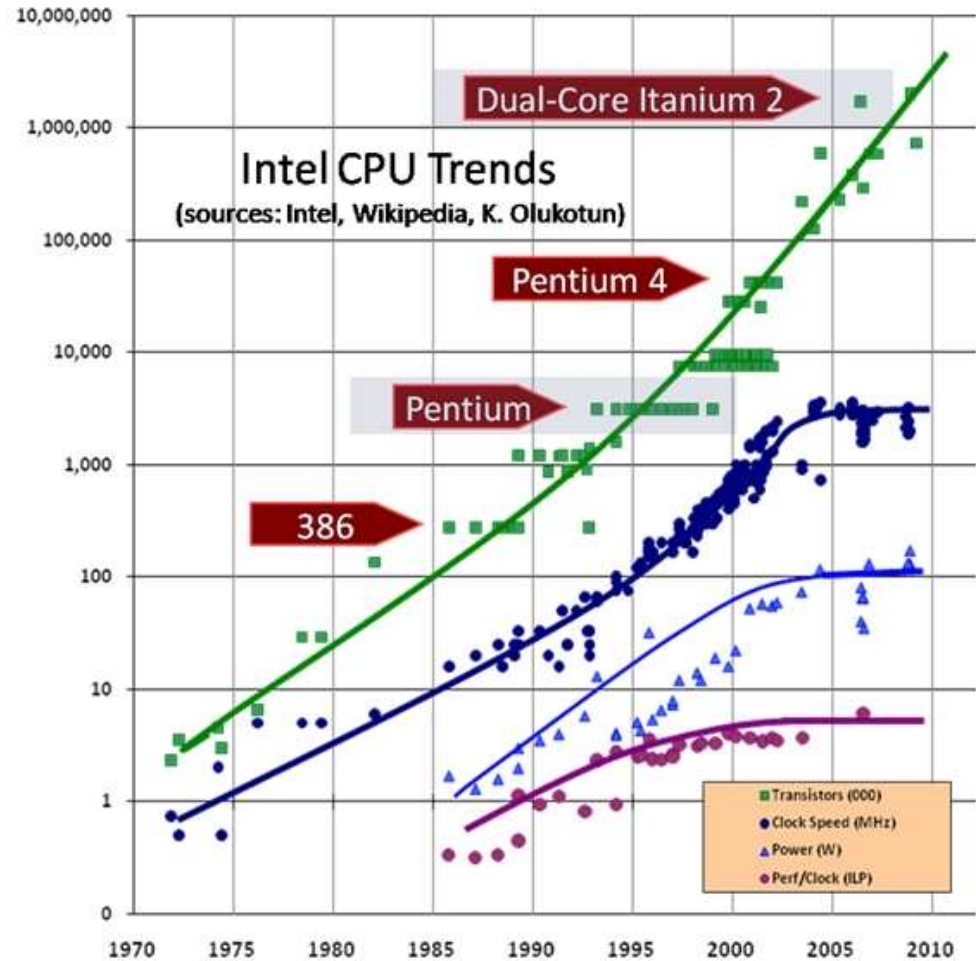


Budget Distribution:

- 2016 5.80 M€ Compute + Storage
2.93 M€ Infrastructure
- 2017 2.93 M€ Infrastructure
- 2018 10.00 M€

Development in the multicore-era

- Investigating the relationship of the amount of transistors, clock speed and power consumption

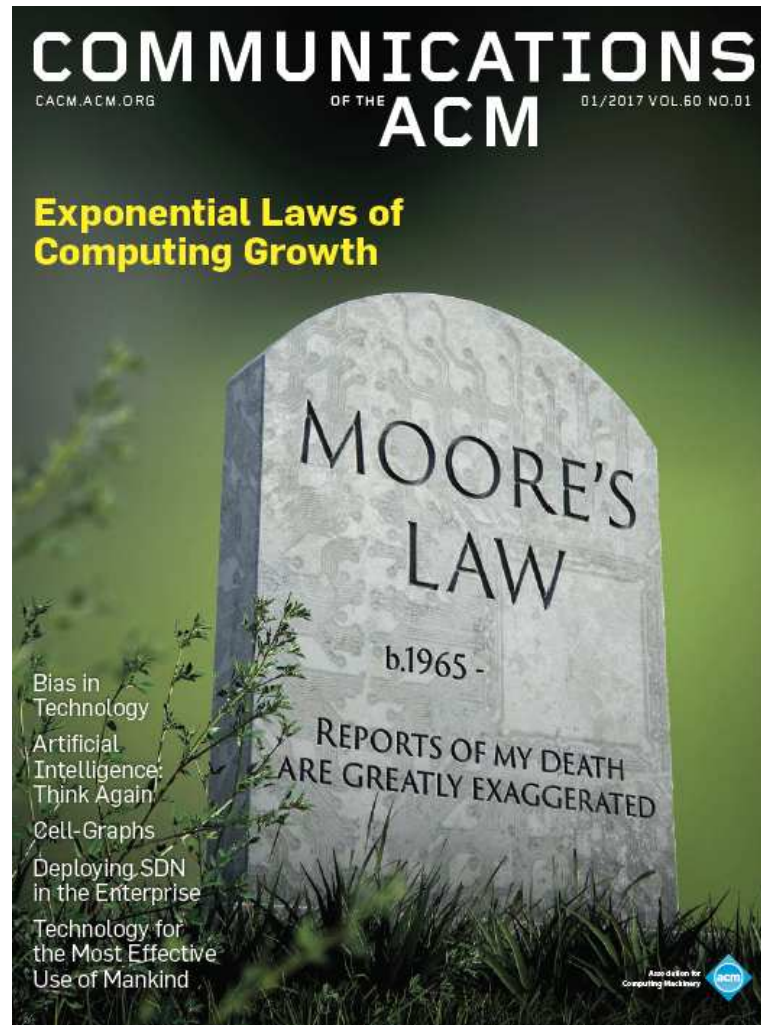


Herb Sutter,
<http://www.gotw.ca/publications/concurrency-ddj.htm>

Breite Nutzung des HPC Systems an der RWTH: > 200 Institute

Fachgebiet	Anzahl IKZ	Durchdringung [%]
FB01.1 - Mathematik	39	38%
FB01.2 - Informatik	35	54%
FB01.3 - Physik	65	43%
FB01.4 - Chemie	39	64%
FB01.5 - Biologie	35	11%
FB02 - Architektur	25	4%
FB03 - Bauingenieurwesen	28	46%
FB04 - Maschinenwesen	77	58%
FB05 - Georessourcen und Materialtechnik	65	32%
FB06 - E-Technik und Informationstechnik	39	64%
FB07 - Philosophie	62	2%
FB08 - Wirtschaftswissenschaften	39	26%

Technologische Entwicklungen: Ende von Moore's law



- Transistoren werden teurer
- Risiko der Kostenexplosion von HPC-Systemen
- Optimierung wird wichtiger
- Effiziente Nutzung der Hardware-Features wird wichtiger
- Neue Chance für Spezialarchitekturen
 - Beschleuniger
 - Special Purpose (MD-Grape, ...)
 - Neuromorphic Computing
 - Quantencomputing
 - ...



HPC und Big Data

Zwei Paradigmen oder zwei Seiten einer Medaille?

Kenneth E. Batchner

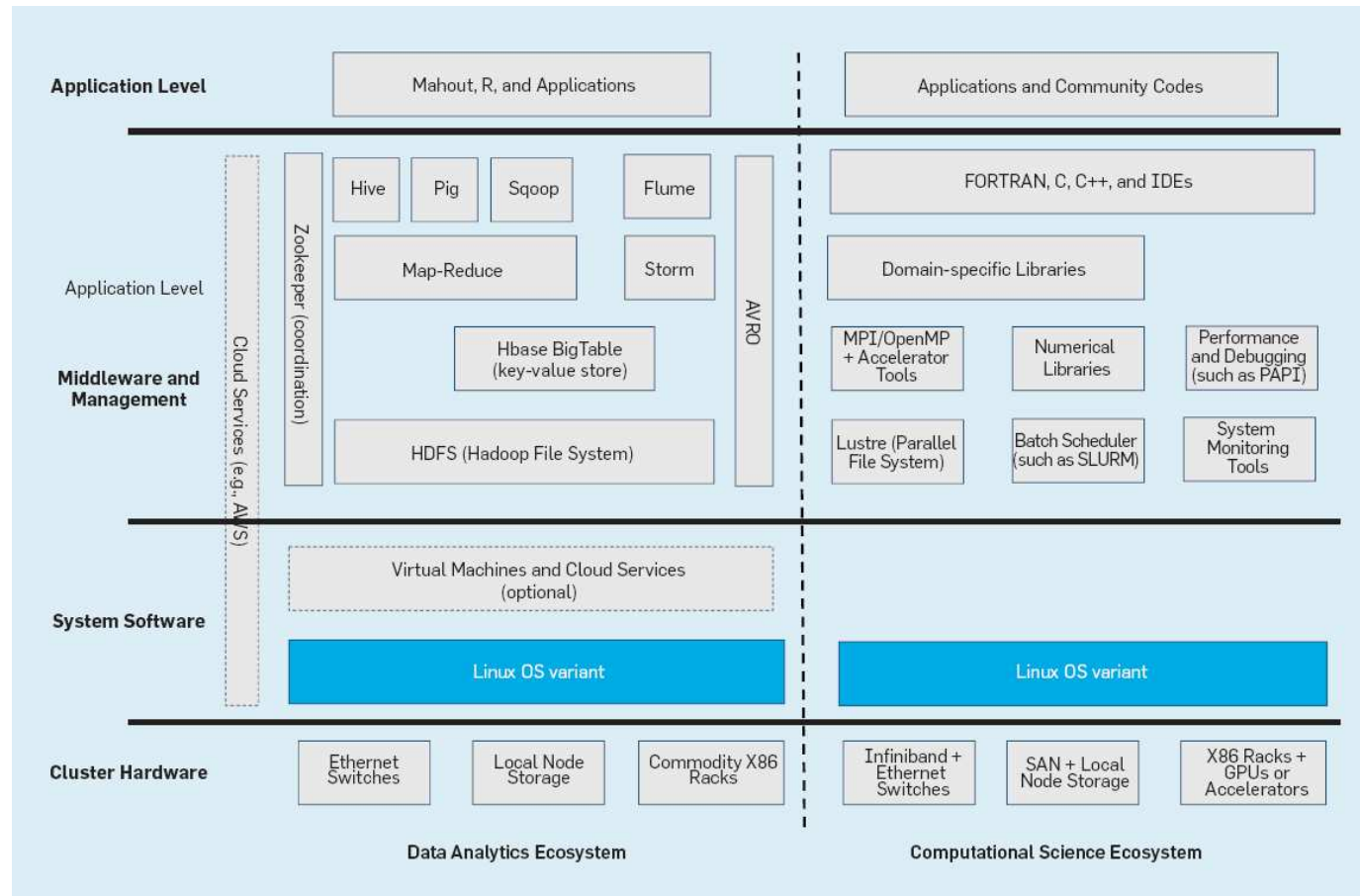


- B.S.E.E. degree from Iowa State University in 1957
- M.S. and Ph.D. degrees from the University of Illinois in 1962 and 1964
- developed the architectures of two SIMD parallel processors: the STARAN (1972) and the MPP (1983) at Goodyear Aerospace Corporation
- Eckert-Mauchly Award from the ACM and the IEEE Computer Society in 1990
- Seymour Cray Computer Engineering Award from the IEEE Computer Society in 2007

“A supercomputer is a device for turning compute-bound problems into I/O-bound problems.”

Source: <https://www.computer.org/web/awards/cray-kenneth-batcher>

Software Stack für HPC und Big Data

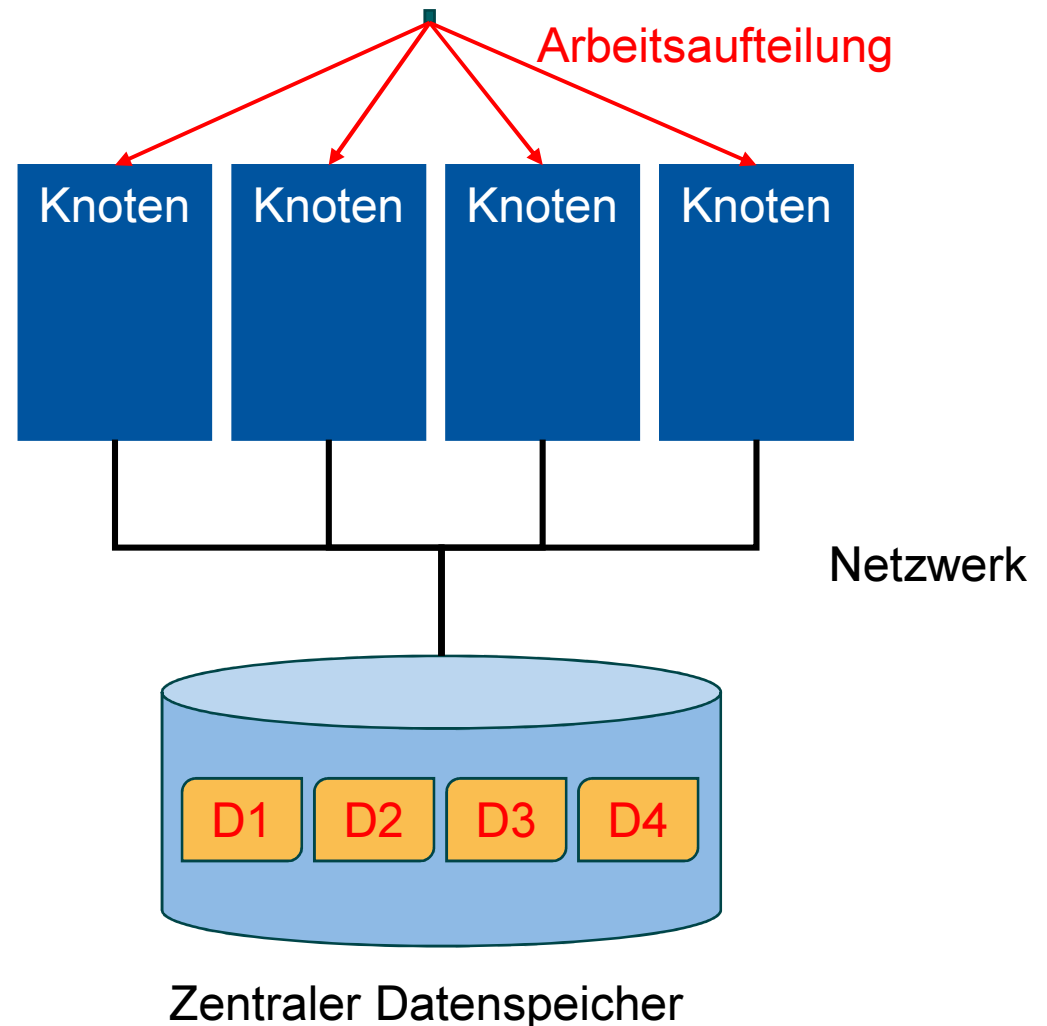


Source: Daniel A. Reed, Jack Dongarra: Exascale Computing and Big Data. [Communications of the ACM, Vol. 58 No. 7, p. 56-68.](#)

Klassisches HPC vs Datenzentrische Arbeitsverteilung

Typisches Szenario beim klassischen HPC

- Programme arbeiten an großen Problemen
- Sehr rechen- und zeitintensive Vorgänge
- Arbeit wird zwischen mehreren Knoten aufgeteilt
- Daten wandern zur Berechnung (bzw. werden von dort geladen)

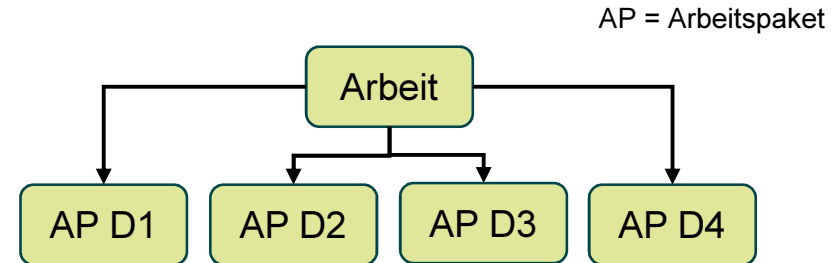


Klassisches HPC vs Datenzentrische Arbeitsverteilung

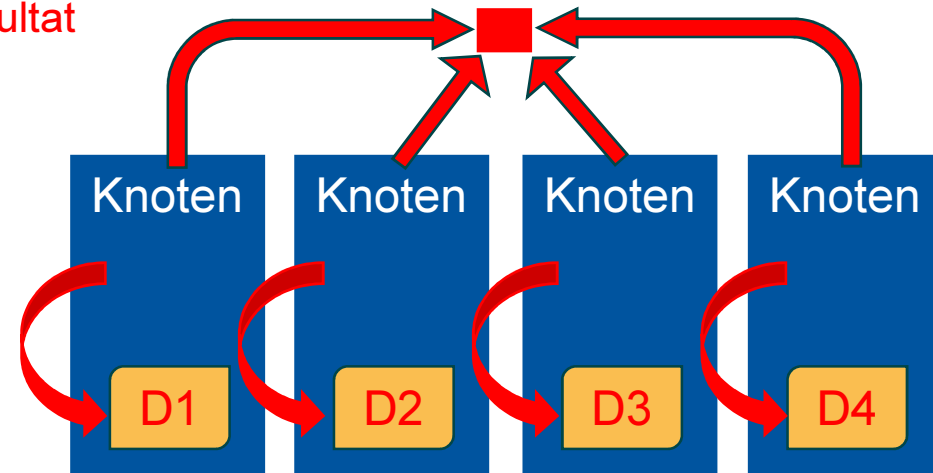
Lösung: Hadoop Distributed Filesystem & MapReduce



- Dateisystem über mehrere Knoten verteilt
 - Skalierbare Lösung
- Berechnung wandert zu den Daten
 - Ausnutzen der Daten Lokalität
 - Minimierung von Datentransfer zu Stellen, wo diese benötigt werden
 - Verwendung von InMemory Map und Reduce Operationen (Apache Spark)



Reduce: Kombination von Sub Resultaten zu globalem Resultat



Map: Arbeiten auf lokalen Daten und Erzeugung von Sub Resultat

Klassisches HPC vs. Datenzentrische Arbeitsverteilung

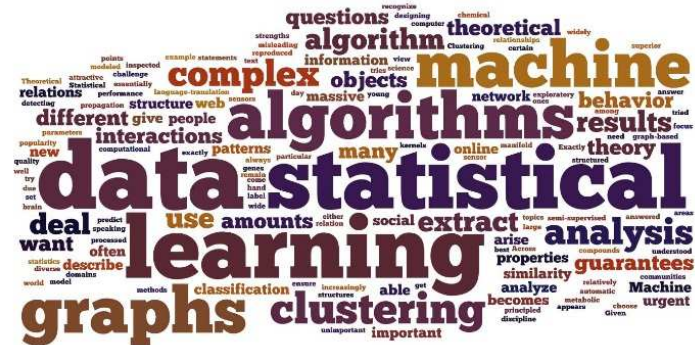
Projekt ScaMPo -

Scalable Data-Mining-based Prediction Model for ICT and Power Systems

- Überwachung von diagnostischen Daten des HPC Clusters und der Infrastruktur
 - Temperaturen
 - Lüfter Drehzahl
 - Stromverbrauch
 - Netzwerkverkehr
 - CPU Frequenz
 - ...



- Verwendung von Machine Learning, um
 - Hardwareausfälle vorherzusagen
 - Zusammenhänge zu erkennen
 - Maßnahmen für Stromersparung vorzuschlagen





Lösungsmethodik für die Herausforderungen

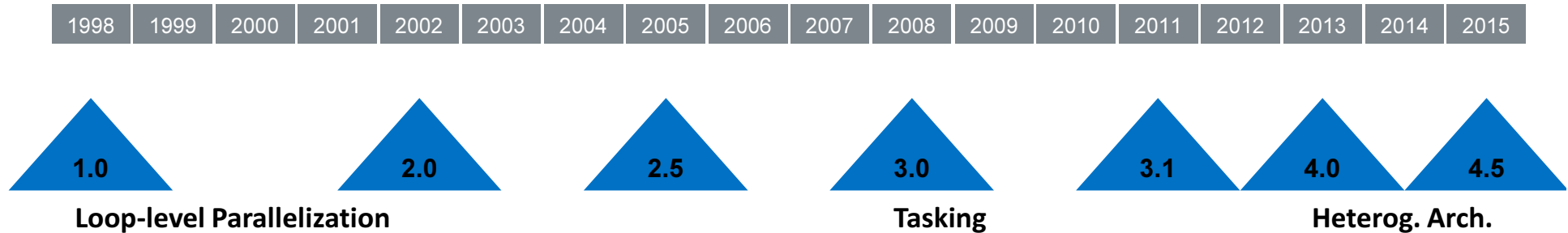
Trends im HPC

- Steigende Anzahl von Nutzergruppen
- Steigende Komplexität der Anwendungen
- Steigende Anforderungen an Parallelität
- Zunehmende Komplexität der Hardware
- Zunehmende Bedeutung des Datenmanagements

Ansatz I: Begleitende Forschungsaktivitäten in HPC

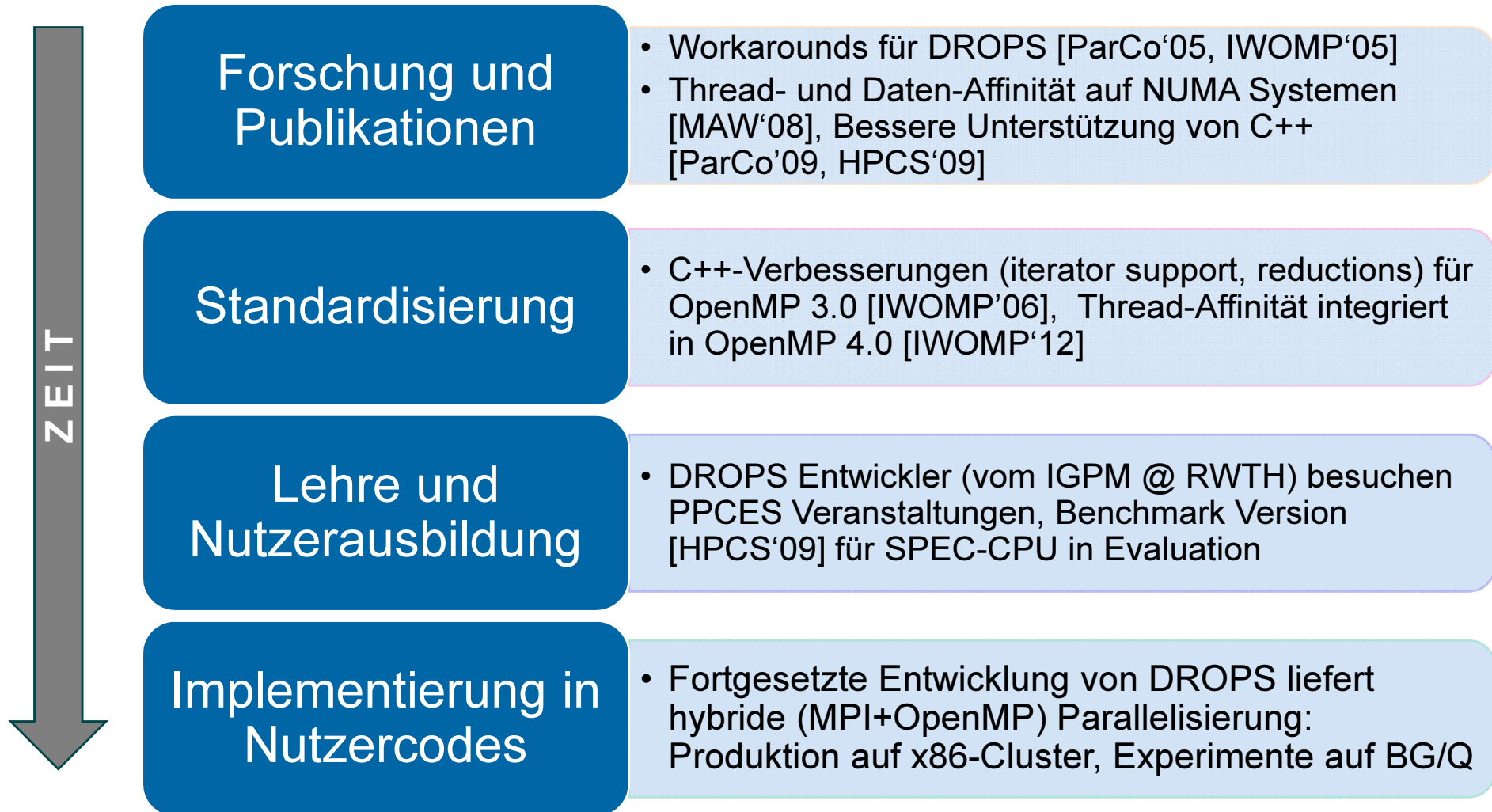
- Schwerpunktsthema: Effiziente Parallele Programmierung im HPC
- **Themen:**
 - Parallel Programming Paradigms (OpenMP and others)
 - Affinity, tasking, nesting, NUMA, Object-oriented Parallel Prog.
 - Member of the OpenMP Language Committee and ARB
 - Correctness Checking (MPI, MPI+OpenMP and other paradigms)
 - Total Cost of Ownership (Energy Efficiency, Programmability, Performance)
 - Analysis of parallel architectures
 - Member of SPEC
 - Large Shared Memory machines
 - Programming for Accelerators (GPUs, Intel MIC, Prototype Arch.)

Influence on OpenMP



- **OpenMP 3.0 and 3.1: C++**
 - Extension of the canonical form or parallelizable loops + iterator loops
 - Definition of object behavior in the context of data scoping
- **OpenMP 4.0: Thread Affinity**
 - Integration of the OpenMP thread affinity model, support for nested par.
- **OpenMP 4.5:**
 - Taskloop construct: loop parallelization by means of tasks (composability)
 - Locks with hints: Support for different lock types, like for transactional memory

Ansatz II: Partnerschaftliches Vorgehen mit den Nutzern



Ansatz III: Forschungspartner bei der Suche nach Lösungen

- **Productivity and Efficiency of simulations targeted for supercomputers**
 - Inventing a standard workflow for performance analysis in HPC
 - HPC Services to researchers and industry in Europe
 - EU H2020 Center of Excellence: POP
 - DFG: ProPE
- **Parallel Programming**
 - Developing methods and standards to exploit supercomputers
 - Applying HPC expertise to new domains + data science models
 - BMBF: CHAMELEON
 - RWTH ICT: ScaMPo
 - Collaboration with HPC system vendor NEC
- **Correctness Checking of parallel programs**
 - Developing methods and tools for scalable correctness checking
 - BMBF: ELP
 - DFG SPPEXA: MYX
- **Performance Analysis**
 - Developing standard tools for HPC performance analysis
 - BMBF: Score-E, plus VI-HPS membership



DFG



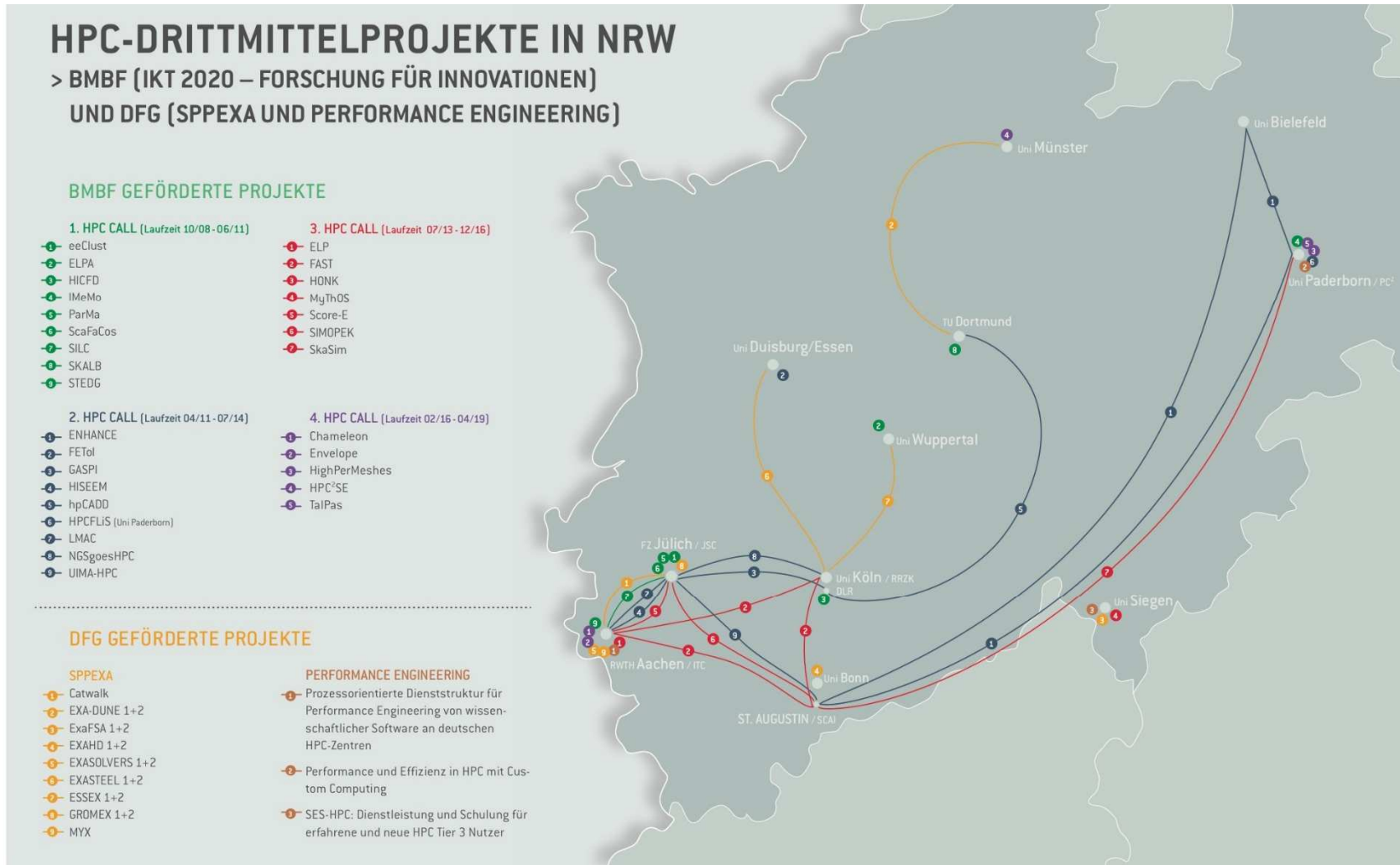
NEC



DFG



HPC Forschungsaktivitäten in NRW



Zusammenfassung

- Es gibt zahlreiche (technische) Herausforderungen im HPC:
 - Steigende Anzahl von Nutzergruppen
 - Steigende Komplexität der Anwendungen
 - Steigende Anforderungen an Parallelität
 - Zunehmende Komplexität der Hardware
 - Zunehmende Bedeutung des Datenmanagements
- Das erfordert:
 - Langfristige Problemlösungsstrategie ermöglicht durch begleitende Forschungen
 - Partnerschaftliches Vorgehen mit den Nutzern
 - Suche nach Partnern zur Erarbeitung von Lösungen
 - Strukturierte, verlässliche Serviceangebote

Ausblick:

- 10:35 Uhr - 10:55 Uhr** **Vorstellung und Technik von CLAIX**
Dr. Christian Terboven, Gruppenleiter CSE-HPC
- 11:00 Uhr - 11:20 Uhr** **Performance Engineering: Forschung und Dienstleistung für HPC-Kunden**
Dr. Dirk Schmidl, CSE-HPC
- 11:40 Uhr - 12:00 Uhr** **Hochleistungsrechnen und kosmische Strahlung: Das AMS-Experiment auf der Internationalen Raumstation**
Dr. Henning Gast, I. Physikalisches Institut B
- 12:05 Uhr - 12:25 Uhr** **Hochgenaue Simulationen komplexer Motordüseströmungen in Industrie und Wissenschaft**
Marco Davidovic, M.Sc., Institut für Technische Verbrennung
- 13:45 Uhr - 14:05 Uhr** **Eine Erfolgsgeschichte der Arbeit in POP zur Performanceanalyse eines kommerziellen Lösers für gekoppelte Mehrkörpersysteme**
Dr. Birgit Reinartz, IST mbH Aachen
- 14:10 Uhr - 14:30 Uhr** **Hybride Aeroakustik-Berechnungen auf Hochleistungsrechnern**
Michael Schlottke-Lakemper, JARA-HPC
- 14:45 Uhr - 15:05 Uhr** **Visuelle Datenanalyse im Human Brain Project**
Dr. Benjamin Weyers, Prof. Dr. Torsten W. Kuhlen, CSE-VR
- 15:10 Uhr - 15:30 Uhr** **IT-Services 4.0 an der RWTH Aachen, quo vadis?**
Andreas Gubernat, IT Manager Services

**Vielen Dank
für Ihre Aufmerksamkeit**